

## TD 5

### Exercice 1 :

Expliquez comment se déroule l'opération de lecture d'un caractère dans le cas d'une E/S en attente de disponibilité, le contrôleur associé au clavier est doté de deux registres :

- Un registre tampon de 8 bits pour recevoir le caractère lu.
- Un registre d'état comprenant 8 bits mais seulement les deux bits à gauche sont utilisés, le dernier bit (b7) indique la disponibilité d'un caractère dans le registre tampon (1 si le caractère est disponible, 0 sinon). Le bit (b6) indique si la lecture du caractère présent dans le registre tampon peut être transférée vers le processeur ou pas.

### Exercice 2 :

Expliquez comment se déroule l'opération d'affichage d'un caractère sur l'écran, dans le cas d'une attente active. Il faut savoir que l'écran est doté de deux registres :

- Un registre tampon 8 bits pour recevoir le caractère à afficher
- Un registre d'état de 8 bits dont le bit 7 indique si l'écran est prêt pour afficher le caractère et le bit 6 indique si l'affichage de caractère est autorisé

### Exercice 3 :

- 1) Expliquer l'opération de lecture de 32 caractères à partir du clavier (dont l'adresse est 6) et leur rangement dans la MC à partir de l'adresse 180 et cela dans le cas d'une instruction d'E/S par DMA ?
- 2) Expliquer l'opération d'affichage d'un bloc de 64 caractères sur l'écran (dont l'adresse est 8) à partir de l'adresse 200 de la MC et cela dans le cas d'une instruction d'E/S par DMA ?

### Exercice 4 :

On désire réaliser une machine capable de faire des entrées/sorties sur disque. On dispose d'une unité centrale et d'une mémoire centrale de capacité de 1 MO. Le seul contrôleur connecté est un contrôleur de disque dur de type DMA capable de gérer un seul périphérique. Pour régler les éventuels conflits d'accès à la MC entre le processeur et le DMA, on dispose d'un arbitre qui donne la priorité maximale à l'UC (processeur).

- Le contrôleur est capable d'exécuter 16 commandes différentes.
- Les données sont transférées par bloc de 32 bits.
- La taille maximale d'une chaîne d'octets qui peut être transférée est de 512 octets.
- L'état du contrôleur et du périphérique peuvent être contenu sur 16 bits.
- Le disque contient 128 pistes et chaque piste contient 32 secteurs.

Questions :

- 1) Donner sur un schéma le contenu du contrôleur DMA en détaillant chaque partie qui le compose et sa taille.
- 2) Donner sur un second schéma toutes les lignes de connexions de bus nécessaires pour relier le contrôleur à l'UC, à la mémoire et l'arbitre de priorité.
- 3) Montrer sur le dernier schéma les différentes étapes de dialogue entre les unités de la machine lorsque le contrôleur effectue une écriture depuis la MC vers le disque dur en associant à chaque étape un numéro sur le schéma de la question 2, puis en expliquant en quoi consiste chaque étape.

Remarque : Préciser uniquement les étapes de dialogue entre les unités.