

TD 3

Exercice 1 : Etiquette et Index de cache

Un processeur a 2 Go de mémoire principale. Combien de bits d'étiquette et d'index, pour les différents caches ci-dessous :

- 1) cache de 2 Mo à correspondance directe et écriture simultanée avec des blocs de 16 octets.
- 2) cache de 4 Mo à correspondance directe, réécriture et blocs de 32 octets.
- 3) cache de 4 Mo associatif 4 voies (4 blocs par ensemble), réécriture et blocs de 32 octets

Exercice 2 : Taille des tableaux d'étiquettes

Un cache possède une capacité de 64 Ko, des lignes de 128 octets et un degré d'associativité de 4. Le système contenant le cache utilise des adresses de 32 bits.

- 1) Combien de lignes et d'ensembles possède le cache ?
- 2) Combien d'entrées sont requises dans le tableau d'étiquettes ?
- 3) Combien de bits d'étiquettes sont requis pour chaque entrée dans le tableau d'étiquettes ?

Exercice 3 : Adressage

Soit un cache possédant les mêmes caractéristiques que celui de l'exercice précédent. Pour chacune des adresses mentionnées ci-après, indiquez le numéro de l'ensemble qui sera examiné afin de déterminer si l'adresse est contenue dans le cache et celui de l'octet référencé dans la ligne de cache. Nous supposons que les bits utilisés pour sélectionner un octet à l'intérieur de la ligne sont les bits de poids faible de l'adresse et que les bits utilisés pour sélectionner l'ensemble sont les bits suivants de poids plus élevé.

- 0xABC89987
- 0x32651987
- 0x228945DB
- 0x48569CAC